



**AVVISO N. 181/2011**  
**selezione pubblica, per titoli ed esami, per l'attribuzione di**  
**n. 1 assegno di ricerca "post dottorale" (categoria B)**  
**presso il Dipartimento di Elettronica.**

Il Politecnico di Torino intende attribuire n. 1 assegno per lo svolgimento di attività di ricerca nell'ambito del programma di ricerca: **"Architetture VLSI a elevata efficienza e flessibilità per elaborazione digitale in applicazioni wireless e consumer"**, di cui alla scheda allegata.

Campo di ricerca:	<b>Circuiti integrati digitali; Architetture riconfigurabili per l'elaborazione dell'informazione; Digital signal processing</b>
Settore Scientifico Disciplinare:	<b>ING-INF/01 – Elettronica</b>
Durata assegno:	<b>1 anno</b>
Importo lordo assegno:	<b>Euro 22.000,00 annui lordi</b> Al vincitore sarà inoltre erogato un compenso in natura, nella forma del buono pasto, ad integrazione dell'ammontare in denaro dell'assegno.

La domanda di partecipazione alla selezione, redatta sull'apposito modulo e corredata della documentazione indicata nel bando generale per l'attribuzione di assegni di ricerca, dovrà essere presentata presso l'Area Risorse Umane e Organizzazione - Servizio Risorse Umane e Organizzazione - Ufficio Personale non strutturato ed elaborazione dati – stanza n. 3 - **dal lunedì al venerdì dalle ore 10.00 alle ore 13.00 e dalle ore 14.00 alle ore 16.00**, entro il termine perentorio del **22.07.2011**.

La domanda può essere fatta pervenire via posta, corriere o fax al n. 011/564.5919 entro il suddetto termine. Considerata, infatti, la tempistica concorsuale non è rilevante per l'ammissione alla selezione la data di invio, ma solo quella di pervenimento all'Ufficio.

La selezione verrà effettuata, per titoli e colloquio, secondo il programma d'esame sotto indicato:

<b>Titolo di studio richiesto per la partecipazione:</b>	Dottorato di ricerca in Ingegneria Elettronica e delle Comunicazioni, o titolo universitario straniero equivalente.
<b>Campi su cui dovranno vertere i titoli:</b>	Progetto di circuiti e componenti VLSI digitali; Processori configurabili e componenti FPGA; Algoritmi di elaborazione numerica per applicazioni wireless e consumer e relativa implementazione hardware e software
<b>Temi del colloquio:</b>	Progettazione di circuiti integrati; Processori configurabili, ASIP e estensibili; Sistemi di elaborazione in banda base per comunicazioni wireless; Sistemi di elaborazione per compressione audio-video, nonché la discussione sui titoli ammessi a valutazione. Sarà, inoltre, accertata la conoscenza della lingua inglese e per i cittadini stranieri anche di quella italiana.

#### CALENDARIO DELLE PROVE:

<b>Affissione elenco valutazione titoli:</b>	il 27.07.2011 – ore 10,30 alla bacheca del Dipartimento di Elettronica del Politecnico di Torino – Torino - C.so Duca degli Abruzzi, 24
<b>Colloquio:</b>	il 27.07.2011 – ore 11,00 presso il Dipartimento di Elettronica (IV Piano - Cittadella) - Politecnico di Torino – Torino – C.so Duca degli Abruzzi, 24

**Titoli:**

Sono valutati, purché in settori attinenti a quello per il quale è bandito l'assegno, i seguenti titoli:

- il dottorato di ricerca fino a 10 punti;
- il voto di laurea fino a 5 punti;
- pubblicazioni fino a 15 punti;
- i diplomi di specializzazione e gli attestati di frequenza di corsi di perfezionamento post laurea conseguiti in Italia o all'estero fino a 10 punti;
- lo svolgimento di documentata attività di ricerca (compresa quella effettuata nell'ambito dello svolgimento della tesi di laurea o di dottorato) presso soggetti pubblici e privati con contratti, borse di studio o incarichi, sia in Italia che all'estero, fino a 20 punti con un massimo di 4 punti all'anno.

Coloro che hanno prodotto domanda dovranno presentarsi nel luogo, giorno ed ora su indicati, muniti di valido documento di riconoscimento.

Il bando generale per l'attribuzione degli assegni di ricerca, cui si rinvia per gli aspetti procedurali, e il "Regolamento per l'attribuzione di assegni per la collaborazione ad attività di ricerca" sono disponibili su internet al seguente indirizzo: <http://www.swas.polito.it/services/concorsi/>.

Torino, 12.07.2011

IL RESPONSABILE DEL SERVIZIO  
(P. VIGLIANI)



<b>DENOMINAZIONE PROGRAMMA DI RICERCA</b> Architetture VLSI a elevata efficienza e flessibilità per elaborazione digitale in applicazioni wireless e consumer
<b>ACRONIMO PROGRAMMA DI RICERCA</b> FLEX-VLSI
<b>DURATA E DATA DI INIZIO DEL PROGRAMMA DI RICERCA</b> Durata: 12 mesi - Inizio: 1/9/2011
<b>CONTENUTO E FINALITÀ PROGRAMMA DI RICERCA</b> <p>La ricerca di circuiti e architetture digitali efficienti si colloca tradizionalmente in uno spazio di progetto caratterizzato da tre obiettivi fondamentali, ovvero la minimizzazione dell'area occupata, dell'energia dissipata e del ritardo di elaborazione introdotto. Tali obiettivi sono spesso in contrasto tra di loro e ogni applicazione prevede specifici limiti su ciascun di essi. In quasi tutti i settori applicativi (per esempio l'elaborazione digitale audio e video, il processing di banda base nei sistemi di comunicazione wireless, l'acquisizione e elaborazione di segnali in reti di sensori, etc.), i circuiti progettati rappresentano il miglior compromesso trovato tra area, energia e ritardo. In tempi recenti, a questi tre obiettivi si è aggiunto quello della flessibilità. Per esempio, la flessibilità è oggi uno degli aspetti più importanti nella realizzazione di sistemi per telecomunicazioni, sia per il terminale mobile che per la stazione radio base: questa esigenza nasce dalla affermazione di un elevato numero di standard di comunicazione diversi che si desidera supportare con un singolo apparato. Poiché una realizzazione puramente software degli algoritmi di comunicazione fornirebbe un elevato grado di flessibilità a un costo largamente inaccettabile in termini di area di silicio occupata, velocità di elaborazione e consumo energetico, la ricerca si sta orientando verso lo sviluppo di architetture hardware dedicate a classi di applicazioni, anziché a un'applicazione unica: soluzioni di questo tipo comportano un costo realizzativo contenuto e sono in grado di dare supporto a diverse esigenze algoritmiche, tra loro simili ma proprie di standard o modi di comunicazione diversi.</p> <p>La finalità del progetto di ricerca descritto è l'esplorazione di più tecnologie capaci di dotare un'architettura digitale di un adeguato grado di flessibilità. Alcune soluzioni possibili sono fornite dai componenti FPGA, dai processori configurabili (come per esempio gli ASIP e i processori estensibili) e dalle architetture modulari a grana grossa.</p> <p>La ricerca intende esplorare le effettive potenzialità di queste diverse soluzioni, attraverso lo sviluppo di una serie di casi di studio, in settori applicativi diversi, che comprendono unità di elaborazione in banda base per standard di comunicazione wireless, componenti per il processing in apparati multimediali, circuiti per la gestione e trasmissione dell'informazione in reti di sensori.</p>
<b>PRESTAZIONI RICHIESTE ALL'ASSEGNISTA DI RICERCA</b> <p>All'interno del progetto di ricerca descritto, l'assegnista di ricerca dovrà occuparsi dell'applicazione su reti di sensori e in particolare dovrà sviluppare soluzioni architettoniche per ridurre il consumo energetico della sezione di trasmissione e ricezione di un nodo sensore. Tale risultato sarà conseguito progettando uno stadio di codifica e decodifica di canale in grado di garantire una buona qualità di trasmissione pur in presenza di un livello ridotto di potenza trasmessa.</p> <p>Tale stadio di codifica e decodifica dovrà introdurre il minimo overhead energetico possibile rispetto al rate di trasmissione richiesto.</p>