



**AVVISO N. 186/2011**  
**selezione pubblica, per titoli ed esami, per l'attribuzione di**  
**n. 1 assegno di ricerca "professionalizzante" (categoria A)**  
**presso il Dipartimento di Automatica Informatica.**

Il Politecnico di Torino intende attribuire n. 1 assegno per lo svolgimento di attività di ricerca nell'ambito del programma di ricerca: **"Applicazione delle nuove tecniche di programmazione fisica per specifiche celle/partizioni di una NVM per modellare nuovi servizi in grado di offrire un compromesso tra affidabilità, costo e performance"**, di cui alla scheda allegata.

Campo di ricerca:	<b>Informatica</b>
Settore Scientifico Disciplinare:	<b>ING-INF/05 – Sistemi di elaborazione delle informazioni</b>
Durata assegno:	<b>3 anni</b>
Importo lordo assegno:	<b>Euro 19.367,00 annui lordi</b>

La domanda di partecipazione alla selezione, redatta sull'apposito modulo e corredata della documentazione indicata nel bando generale per l'attribuzione di assegni di ricerca, dovrà essere presentata presso l'Area Risorse Umane e Organizzazione - Servizio Risorse Umane e Organizzazione - Ufficio Personale non strutturato ed elaborazione dati – stanza n. 3 - **dal lunedì al venerdì dalle ore 10.00 alle ore 13.00 e dalle ore 14.00 alle ore 16.00**, entro il termine perentorio del **22.07.2011**.

La domanda può essere fatta pervenire via posta, corriere o fax al n. 011/564.5919 entro il suddetto termine. Considerata, infatti, la tempistica concorsuale non è rilevante per l'ammissione alla selezione la data di invio, ma solo quella di pervenimento all'Ufficio.

La selezione verrà effettuata, per titoli e colloquio, secondo il programma d'esame sotto indicato:

<b>Titolo di studio richiesto per la partecipazione:</b>	Diploma di laurea dell'ordinamento previsto dal D.M. 509/1999 nelle seguenti classi: 32/S (Ingegneria elettronica), ovvero 35/S (Ingegneria informatica)  <i>oppure</i> Laurea in Ingegneria elettronica, ovvero Laurea in Ingegneria informatica, conseguita ai sensi degli ordinamenti didattici antecedenti il D.M. 509/1999  <i>oppure</i> titolo universitario straniero equivalente
<b>Campi su cui dovranno vertere i titoli:</b>	Programmazione vhdl; Programmazione C++; Buona conoscenza delle metodologie di test
<b>Temi del colloquio:</b>	Sistemi riconfigurabili; Metodologie di test; Approcci tolleranti ai guasti; Sintesi ad alto livello, nonché la discussione sui titoli ammessi a valutazione. Sarà, inoltre, accertata la conoscenza della lingua inglese e per i cittadini stranieri anche di quella italiana.

**CALENDARIO DELLE PROVE:**

<b>Affissione elenco valutazione titoli:</b>	il 30.07.2011 – ore 9,00 alla bacheca del Dipartimento di Automatica Informatica del Politecnico di Torino – Torino - C.so Duca degli Abruzzi, 24.
<b>Colloquio:</b>	il 01.08.2011 – ore 9,00 presso il Dipartimento di Automatica Informatica (Sala Riunioni 3, IV Piano) - Politecnico di Torino – Torino – C.so Duca degli Abruzzi, 24

**Titoli:**

Sono valutati, purché in settori attinenti a quello per il quale è bandito l'assegno, i seguenti titoli:

- il dottorato di ricerca fino a 10 punti;
- il voto di laurea fino a 5 punti;
- pubblicazioni fino a 15 punti;
- i diplomi di specializzazione e gli attestati di frequenza di corsi di perfezionamento post laurea conseguiti in Italia o all'estero fino a 10 punti;
- lo svolgimento di documentata attività di ricerca (compresa quella effettuata nell'ambito dello svolgimento della tesi di laurea o di dottorato) presso soggetti pubblici e privati con contratti, borse di studio o incarichi, sia in Italia che all'estero, fino a 20 punti con un massimo di 4 punti all'anno.

Coloro che hanno prodotto domanda dovranno presentarsi nel luogo, giorno ed ora su indicati, muniti di valido documento di riconoscimento.

Il bando generale per l'attribuzione degli assegni di ricerca, cui si rinvia per gli aspetti procedurali, e il "Regolamento per l'attribuzione di assegni per la collaborazione ad attività di ricerca" sono disponibili su internet al seguente indirizzo: <http://www.swas.polito.it/services/concorsi/>.

Torino, 12.07.2011

IL RESPONSABILE DEL SERVIZIO  
(P. VIGLIANI)



DENOMINAZIONE PROGRAMMA DI RICERCA <b>Applicazione delle nuove tecniche di programmazione fisica per specifiche celle/partizioni di una NVM per modellare nuovi servizi in grado di offrire un compromesso tra affidabilità, costo e performance</b>
ACRONIMO PROGRAMMA DI RICERCA <b>SOFM (Service Oriented Flash Memory)</b>
DURATA E DATA DI INIZIO DEL PROGRAMMA DI RICERCA <b>1 Settembre 2011 – 31 Agosto 2014</b>
CONTENUTO E FINALITÀ PROGRAMMA DI RICERCA <p>Memorie flash rappresentano un ottimo compromesso tra costo e funzionalità di EPROM e EEPROM. La capacità di memoria non volatile, accoppiato con un tempo di accesso paragonabile a DRAM, memorie Flash ha reso uno dei prodotti a semiconduttori in più rapida crescita. Nel 2000, il totale dei ricavi dei semiconduttori di memoria SRAM, DRAM, Flash NOR e NAND Flash ricordi pari 46 miliardi dollari. Come il decennio chiuso nel 2009, i ricavi totali dovrebbero avere rifiutato 8,7% a \$ 42 miliardi.</p> <p>Dei segmenti di memoria principale, solo i ricavi di memoria NAND Flash sono cresciuti negli ultimi dieci anni ad un CAGR del 50% circa. Lampeggia NAND sono impiegati per il codice / archiviazione dei dati o la memorizzazione di dati in una varietà di sistemi (per esempio, le applicazioni portatili e mobili) che richiedono elevate capacità di storage dei dati.</p> <p>In aggiunta studi recenti dimostrano che le memorie flash stanno diventando una soluzione interessante per la progettazione di un dispositivo di memoria di massa per applicazioni mission-critical in quanto l'affidabilità di tutto il sistema si basa molto sulla affidabilità fornita dai mass-memoria del dispositivo stesso. Pertanto memorie NAND flash può essere utilizzato per questo scopo: infatti da un lato essi sono non volatili, resistente agli urti e il potere economico, ma d'altra parte hanno diversi inconvenienti (ad esempio, costi più elevati e numero di cicli di cancellazione limitata).</p> <p>Recentemente memorie flash adottare microprocessore core incorporato come il controller di memoria (ad esempio Virtex2 o ARMv7). Lo scopo del controller di memoria sia per fornire l'interfaccia più adatta e il protocollo sia verso l'host e le memorie Flash e di gestire in modo efficiente i dati, massimizzando la velocità di trasferimento, l'integrità dei dati (ad esempio, ECC) e conservazione delle informazioni.</p> <p>Per tre anni l'attività di ricerca affronterà il problema dei servizi offerti da esportare le memorie flash, sfruttando la potenza di calcolo di architetture di memoria attuali e futuri controller. In particolare, i servizi offerti dalla memoria flash possono essere esportati a diversi livelli. Per esempio, a partire dalla caratterizzazione elettrica del dispositivo di memoria, lo stesso controller può essere configurato per eseguire leggere affidabile e scrittura. Il sistema operativo esporta i diversi tipi di operazioni offerte dal controller attraverso un set esteso di chiamate di sistema. Infine, lo stesso insieme di servizi possono essere resi disponibili a livello di applicazione, per mezzo di una specifica estensione di linguaggi di programmazione (ad esempio, introducendo le macro specifiche per impostare il livello desiderato di affidabilità delle variabili del programma).</p> <p>Dall'altro lato, alcuni dei servizi oggi offerti solo a livello del file system della memoria flash può essere direttamente integrato nel controller di memoria flash. Considerando implementazione del controller di memoria basata su FPGA, nuove metodologie progettuali per riconfigurabili e sistemi fault-tolerant saranno oggetto di indagine per esplorare nuovi compromessi fra prestazioni e affidabilità.</p>



- I Anno
  - o Analisi della tecnologia per memorie non volatili
  - o Analisi dello stato dell'arte delle metodologie per l' affidabilità delle memorie flash: caratteristiche fisiche, FTL
  - o Identificare: limiti, debolezza, e punti di forza
- II Anno
  - o Definizione di nuovi servizi
  - o Definire a quale livello esportare i servizi definiti
  - o Definizione ed implementazione di un ambiente di simulazione
- III Anno
  - o Applicazione dei nuovi servizi
  - o Definizione di nuove metodologie di test per sistemi riconfigurabili FPGA-based e sistemi tolleranti ai guasti
  - o Metodologia per la valutazione
  - o Applicazione a contesti reali

**PRESTAZIONI RICHIESTE ALL'ASSEGNIISTA DI RICERCA**

Richiesto un impegno full-time con disponibilità di trasferimento per eventuali trasferte o soggiorni all'estero.