



**AVVISO N. 073/2017**  
**selezione pubblica, per titoli ed esami, per l'attribuzione di**  
**n. 1 assegno di ricerca "professionalizzante" (categoria A)**  
**presso il Dipartimento di Automatica e Informatica.**

Il Politecnico di Torino intende attribuire n. 1 assegno per lo svolgimento di attività di ricerca nell'ambito del programma di ricerca: **"Tecniche per la progettazione di sistemi a processore ad elevata affidabilità"**, di cui alla scheda allegata.

Campo di ricerca:	<b>Engineering</b>
Settore Scientifico Disciplinare:	<b>ING-INF/05 – Sistemi di elaborazione delle informazioni</b>
Durata assegno:	<b>1 anno</b> rinnovabile per 1 anno, a seguito di valutazione positiva dell'attività svolta dall'assegnista, per esigenze di prosecuzione del programma di ricerca, previa verifica della copertura finanziaria
Importo lordo assegno:	<b>Euro 19.367,00 annui lordi</b>

La domanda di partecipazione alla selezione, *redatta sull'apposito modulo e corredata della documentazione indicata nel bando generale per l'attribuzione di assegni di ricerca*, dovrà essere presentata presso l'Area Risorse Umane e Organizzazione - Ufficio Valutazioni Comparative e Assegni di ricerca – stanza n. 6 – **dal lunedì al giovedì dalle ore 9.00 alle ore 12.00 e dalle ore 14.00 alle ore 16.00, il venerdì dalle ore 9.00 alle ore 12.00**, ovvero inviata via posta, corriere o tramite fax, allegando copia di un documento di riconoscimento in corso di validità, al n. 0110905919, **entro le ore 16.00 del giorno 13.04.2017**. La data di arrivo sarà comprovata dal timbro a calendario apposto dall'ufficio. Non saranno ritenute valide le domande pervenute oltre il suddetto termine.

La selezione verrà effettuata, per titoli e colloquio, secondo il programma d'esame sotto indicato:

<b>Titolo di studio richiesto per la partecipazione:</b>	Diploma di laurea dell'ordinamento previsto dal D.M. 270/2004 nelle seguenti classi: LM-29 (Ingegneria elettronica), ovvero LM-25 (Ingegneria dell'automazione), ovvero LM-32 (Ingegneria informatica) <i>oppure</i> Diploma di laurea dell'ordinamento previsto dal D.M. 509/1999 nelle seguenti classi: 32/S (Ingegneria elettronica), ovvero 29/S (Ingegneria dell'automazione), ovvero 35/S (Ingegneria informatica) <i>oppure</i> Laurea in Ingegneria elettronica, ovvero Laurea in Ingegneria informatica, conseguita ai sensi degli ordinamenti didattici antecedenti il D.M. 509/1999 <i>oppure</i> titolo universitario straniero equivalente.
<b>Campi su cui dovranno vertere i titoli:</b>	<ul style="list-style-type: none"><li>– Progetto di sistemi embedded;</li><li>– Collaudo di dispositivi elettronici digitali e sistemi embedded;</li><li>– Tecniche di progetto tollerante ai guasti;</li><li>– Architetture dei sistemi embedded per applicazioni safety-critical.</li></ul>



<b>Temi del colloquio:</b>	Il colloquio verterà sulle esperienze pregresse e le competenze del candidato nell'area delle tecniche di progettazione e collaudo di sistemi elettronici ed informatici ad elevata affidabilità, con particolare attenzione alle problematiche legate allo sviluppo e all'ottimizzazione di programmi di collaudo di tipo funzionale per sistemi embedded utilizzati in applicazioni safety-critical. Saranno, inoltre, discussi i titoli ammessi a valutazione e accertata la conoscenza della lingua inglese e per i cittadini stranieri anche di quella italiana.
----------------------------	--

#### CALENDARIO DELLE PROVE:

<b>Affissione elenco valutazione titoli:</b>	il 19.04.2017 – ore 09,00 alla bacheca del Dipartimento di Automatica e Informatica del Politecnico di Torino – Torino - C.so Duca degli Abruzzi, 24
<b>Colloquio:</b>	il 19.04.2017 – ore 10,00 presso il Dipartimento di Automatica e Informatica - Politecnico di Torino – Torino – C.so Duca degli Abruzzi, 24

#### Titoli:

Sono valutati, purché in settori attinenti a quello per il quale è bandito l'assegno, i seguenti titoli:

- il dottorato di ricerca fino a 10 punti;
- il voto di laurea fino a 5 punti;
- pubblicazioni fino a 15 punti;
- i diplomi di specializzazione e gli attestati di frequenza di corsi di perfezionamento post laurea conseguiti in Italia o all'estero fino a 10 punti;
- lo svolgimento di documentata attività di ricerca (compresa quella effettuata nell'ambito dello svolgimento della tesi di laurea o di dottorato) presso soggetti pubblici e privati con contratti, borse di studio o incarichi, sia in Italia che all'estero, fino a 20 punti con un massimo di 4 punti all'anno.

Coloro che hanno prodotto domanda dovranno presentarsi nel luogo, giorno ed ora su indicati, muniti di valido documento di riconoscimento.

Il bando generale per l'attribuzione degli assegni di ricerca, cui si rinvia per gli aspetti procedurali, e il "Regolamento per l'attribuzione di assegni per la collaborazione ad attività di ricerca" sono disponibili su internet al seguente indirizzo: <http://www.swas.polito.it/services/concorsi/>.

Torino, 03.04.2017

IL DIRETTORE GENERALE  
(Dott. Aldo TOMMASIN)  
f.to A. TOMMASIN



<p>DENOMINAZIONE PROGRAMMA DI RICERCA:</p> <p>Tecniche per la progettazione di sistemi a processore ad elevata affidabilità</p> <p>Advanced techniques for highly reliable processor-based system</p>
<p>ACRONIMO PROGRAMMA DI RICERCA</p> <p>HiRelProc</p>
<p>DURATA E DATA DI INIZIO DEL PROGRAMMA DI RICERCA</p> <p>96 mesi dal 01/06/2011 al 31/05/2019</p>
<p>CONTENUTO E FINALITÀ PROGRAMMA DI RICERCA:</p> <p>Il programma mira allo sviluppo e alla validazione di tecniche per la realizzazione di sistemi di elaborazione basati su processore ad elevata affidabilità. Tali sistemi sono destinati ad applicazioni critiche dal punto di vista della sicurezza, e sono conseguentemente sottoposti a vincoli tecnologici e normativi che richiedono:</p> <ol style="list-style-type: none"><li>1. Un collaudo estremamente efficace, in grado di rilevare la presenza di eventuali guasti, causati da banchi nel progetto o nel processo di fabbricazione;</li><li>2. L'utilizzo di tecniche in grado di garantire che eventuali guasti (anche transitori) che si verificano durante il normale funzionamento non producano malfunzionamenti in grado di violare le specifiche di sicurezza del sistema;</li><li>3. Metodi in grado di valutare quantitativamente la sensibilità ai guasti dei dispositivi e sistemi progettati e/o realizzati.</li></ol> <p>The program aims at the design and validation (using theoretical and experimental approaches) of processor-based systems where reliability is a concern. Such systems are intended to be used for applications which are critical from the point of view of safety, and thus require the adoption of special techniques able to:</p> <ol style="list-style-type: none"><li>1. Implement a very strict testing process, able to detect possible faults stemming from the design and/or production process;</li><li>2. Guarantee that possible faults (event transient) arising during the operational life do not produce misbehaviors violating the safety constraints of the system;</li><li>3. Evaluate in a quantitative manner the sensitivity to faults in the designed and manufactured systems.</li></ol>
<p>PRESTAZIONI RICHIESTE ALL'ASSEGNISTA DI RICERCA</p> <p>L'assegnista dovrà occuparsi in particolare dello sviluppo di tecniche per la generazione di stimoli di collaudo funzionale per sistemi a processore, ad esempio basati sulla tecnica nota come Software-Based Self-Test (SBST). Inoltre, l'assegnista dovrà esplorare l'utilizzo di tecniche automatiche per il miglioramento della qualità di tali programmi quando utilizzati in ambito di System Level Test (SLT).</p>