



AVVISO N. 137/2016
selezione pubblica, per titoli ed esami, per l'attribuzione di
n. 1 assegno di ricerca "senior" (categoria C) – Fascia 2
presso il Dipartimento di Elettronica e Telecomunicazioni.

Il Politecnico di Torino intende attribuire n. 1 assegno per lo svolgimento di attività di ricerca nell'ambito del programma di ricerca: **"Sintesi di FPGA da software parallelo"**, di cui alla scheda allegata.

Campo di ricerca:	Engineering
Settore Scientifico Disciplinare:	ING-INF/01 – Elettronica
Durata assegno:	1 anno
Importo lordo assegno:	Euro 28.000,00 annui lordi.

La domanda di partecipazione alla selezione, *redatta sull'apposito modulo e corredata della documentazione indicata nel bando generale per l'attribuzione di assegni di ricerca*, dovrà essere presentata presso l'Area Risorse Umane e Organizzazione - Ufficio Valutazioni Comparative e Assegni di ricerca – stanza n. 6 – **dal lunedì al giovedì dalle ore 9.00 alle ore 12.00 e dalle ore 14.00 alle ore 16.00, il venerdì dalle ore 9.00 alle ore 12.00**, ovvero inviata via posta, corriere o tramite fax, allegando copia di un documento di riconoscimento in corso di validità, al n. 0110905919, **entro le ore 16.00 del giorno 04.07.2016**. La data di arrivo sarà comprovata dal timbro a calendario apposto dall'ufficio. Non saranno ritenute valide le domande pervenute oltre il suddetto termine.

La selezione verrà effettuata, per titoli e colloquio, secondo il programma d'esame sotto indicato:

Titolo di studio richiesto per la partecipazione:	Dottorato di ricerca in settori attinenti al programma di ricerca, o titolo universitario straniero equivalente, oltre a due anni di esperienza scientifico-professionale, documentata anche da pubblicazioni scientifiche.
Ulteriori requisiti:	Persona di notevole esperienza e prestigio scientifico, che sia esperto di sviluppo di software complesso, di parallelizzazione del software e di sintesi ad alto livello. E' inoltre necessario essere in grado di condurre in modo autonomo un'attività di ricerca e di coordinare un gruppo di studenti di dottorato e assegnisti di ricerca più giovani. Per questo verranno considerate come essenziali le pubblicazioni su rivista internazionale dei candidati.
Campi su cui dovranno vertere i titoli:	Sviluppo di software parallelo, analisi del software per parallelizzazione, co-progettazione hardware/software.
Temî del colloquio:	Il colloquio verterà su: <ul style="list-style-type: none">• Sviluppo di software per architetture parallele;• Sintesi ad alto livello e realizzazione hardware su Field-Programmable Gate Arrays;• Comprensione di articoli scientifici scritti sull'argomento;• Capacità di specifica e implementazione di un programma software complesso. Saranno, inoltre, discussi i titoli ammessi a valutazione e accertata la conoscenza della lingua inglese e per i cittadini stranieri anche di quella italiana.



CALENDARIO DELLE PROVE:

Affissione valutazione titoli:	elenco	il 12.07.2016 – ore 18,00 alla bacheca del Dipartimento di Ingegneria Elettronica e Telecomunicazioni del Politecnico di Torino – Torino - C.so Duca degli Abruzzi, 24.
Colloquio:		il 13.07.2016 – ore 10,00 presso la sala riunioni del 1° piano del Dipartimento di Ingegneria Elettronica e Telecomunicazioni - Politecnico di Torino – Torino – C.so Duca degli Abruzzi, 24.

Titoli:

Sono valutati, purché in settori attinenti a quello per il quale è bandito l'assegno, i seguenti titoli:

- il dottorato di ricerca fino a 10 punti;
- il voto di laurea fino a 5 punti;
- pubblicazioni fino a 15 punti;
- i diplomi di specializzazione e gli attestati di frequenza di corsi di perfezionamento post laurea conseguiti in Italia o all'estero fino a 10 punti;
- lo svolgimento di documentata attività di ricerca (compresa quella effettuata nell'ambito dello svolgimento della tesi di laurea o di dottorato) presso soggetti pubblici e privati con contratti, borse di studio o incarichi, sia in Italia che all'estero, fino a 20 punti con un massimo di 4 punti all'anno.

Coloro che hanno prodotto domanda dovranno presentarsi nel luogo, giorno ed ora su indicati, muniti di valido documento di riconoscimento.

Il bando generale per l'attribuzione degli assegni di ricerca, cui si rinvia per gli aspetti procedurali, e il "Regolamento per l'attribuzione di assegni per la collaborazione ad attività di ricerca" sono disponibili su internet al seguente indirizzo: <http://www.swas.polito.it/services/concorsi/>.

Torino, 22.06.2016

IL DIRETTORE GENERALE
(Dott. Aldo TOMMASIN)
f.to A. Tommasin



Allegato A)

<p>DENOMINAZIONE PROGRAMMA DI RICERCA:</p> <p>Sintesi di FPGA da software parallelo</p> <p>FPGA synthesis from parallel software</p>
<p>ACRONIMO PROGRAMMA DI RICERCA</p> <p>SOFTFPGA</p>
<p>DURATA E DATA DI INIZIO DEL PROGRAMMA DI RICERCA</p> <p>48 mesi dal 01/09/2016</p>
<p>CONTENUTO E FINALITÀ PROGRAMMA DI RICERCA:</p> <p>Il Programma di Ricerca ha come obiettivo lo sviluppo di metodi e strumenti per la sintesi di software parallelo, per realizzazione a basso consumo di energia su Field Programmable Gate Array.</p> <p>The goal of the Research Program is to develop methods and tools to synthesize parallel software onto an FPGA platform, for low-energy implementation on a Field Programmable Gate Array.</p>
<p>PRESTAZIONI RICHIESTE ALL'ASSEGNIISTA DI RICERCA</p> <p>Progettare moduli di software parallelo (per esempio scritto in OpenCL) e ottimizzarli per la realizzazione su FPGA. Sviluppare un programma di Design Space Exploration per automatizzare parzialmente l'ottimizzazione.</p>