



AVVISO N. 312/2012
selezione pubblica, per titoli ed esami, per l'attribuzione di
n. 1 assegno di ricerca "professionalizzante" (categoria A)
presso il Dipartimento di Automatica e Informatica.

Il Politecnico di Torino intende attribuire n. 1 assegno per lo svolgimento di attività di ricerca nell'ambito del programma di ricerca: "**Energy Efficient Electronic Design Automation**", di cui alla scheda allegata.

| | |
|-----------------------------------|---|
| Campo di ricerca: | Engineering |
| Settore Scientifico Disciplinare: | ING-INF/05 – Sistemi di elaborazione delle informazioni |
| Durata assegno: | 1 anno rinnovabile per 1 anno, a seguito di valutazione positiva dell'attività svolta dall'assegnista, per esigenze di prosecuzione del programma di ricerca, previa verifica della copertura finanziaria |
| Importo lordo assegno: | Euro 19.367,00 annui lordi |

La domanda di partecipazione alla selezione, *redatta sull'apposito modulo e corredata della documentazione indicata nel bando generale per l'attribuzione di assegni di ricerca*, dovrà essere presentata presso il Servizio Risorse Umane e Organizzazione - Ufficio Personale non strutturato ed elaborazione dati – stanza n. 3 – **dal lunedì al giovedì dalle ore 10.00 alle ore 13.00 e dalle ore 14.00 alle ore 16.00, il venerdì dalle ore 9.00 alle ore 13.00**, ovvero inviata tramite fax, allegando copia di un documento di riconoscimento in corso di validità, al n. 0110905919, **entro le ore 16.00 del giorno 15.10.2012**. La data di arrivo sarà comprovata dal timbro a calendario apposto dall'ufficio. Non saranno ritenute valide le domande pervenute oltre il suddetto termine.

La selezione verrà effettuata, per titoli e colloquio, secondo il programma d'esame sotto indicato:

| | |
|--|---|
| Titolo di studio richiesto per la partecipazione: | Diploma di laurea dell'ordinamento previsto dal D.M. 509/1999 nelle seguenti classi: 32/S (Ingegneria Elettronica) ovvero 26/S (Ingegneria Biomedica) ovvero 35/S (Ingegneria Informatica); <i>oppure:</i> Laurea in Ingegneria Elettronica, ovvero Laurea in Ingegneria Informatica, ovvero Laurea in Ingegneria Biomedica, ovvero Laurea in Ingegneria Medica, conseguite ai sensi degli ordinamenti didattici antecedenti il D.M. 509/1999 <i>oppure</i> titolo universitario straniero equivalente. |
| Campi su cui dovranno vertere i titoli: | Algoritmi e metodologie per la progettazione di circuiti e sistemi digitali assistita da calcolatore. |
| Temi del colloquio: | Progettazione automatica dei circuiti digitali, programmazione in linguaggio C e algoritmi di ottimizzazione, nonché discussione sui titoli ammessi a valutazione. Sarà, inoltre, accertata la conoscenza della lingua inglese e per i cittadini stranieri anche di quella italiana. |

CALENDARIO DELLE PROVE:

| | |
|--|--|
| Affissione elenco valutazione titoli: | il 23.10.2012 – ore 10,00 alla bacheca del Dipartimento di Automatica e Informatica del Politecnico di Torino - C.so Duca degli Abruzzi, 24 - Torino. |
| Colloquio: | il 23.10.2012 – ore 10,30 presso la Sala Riunioni 3 del Dipartimento di Automatica e Informatica - Politecnico di Torino – C.so Duca degli Abruzzi, 24 – Torino. |

**Titoli:**

Sono valutati, purché in settori attinenti a quello per il quale è bandito l'assegno, i seguenti titoli:

- il dottorato di ricerca fino a 10 punti;
- il voto di laurea fino a 5 punti;
- pubblicazioni fino a 15 punti;
- i diplomi di specializzazione e gli attestati di frequenza di corsi di perfezionamento post laurea conseguiti in Italia o all'estero fino a 10 punti;
- lo svolgimento di documentata attività di ricerca (compresa quella effettuata nell'ambito dello svolgimento della tesi di laurea o di dottorato) presso soggetti pubblici e privati con contratti, borse di studio o incarichi, sia in Italia che all'estero, fino a 20 punti con un massimo di 4 punti all'anno.

Coloro che hanno prodotto domanda dovranno presentarsi nel luogo, giorno ed ora su indicati, muniti di valido documento di riconoscimento.

Il bando generale per l'attribuzione degli assegni di ricerca, cui si rinvia per gli aspetti procedurali, e il "Regolamento per l'attribuzione di assegni per la collaborazione ad attività di ricerca" sono disponibili su internet al seguente indirizzo: <http://www.swas.polito.it/services/concorsi/>.

Torino, 3.10.2012

IL RESPONSABILE DEL SERVIZIO
(P. VIGLIANI)



Allegato A)

| |
|---|
| <p>DENOMINAZIONE PROGRAMMA DI RICERCA (max 200 caratteri):</p> <p>Efficienza Energetica, Elettronica e Progettazione di Circuiti</p> <p>Energy Efficient Electronic Design Automation</p> |
| <p>ACRONIMO PROGRAMMA DI RICERCA:</p> <p>E3DA</p> |
| <p>DURATA E DATA DI INIZIO DEL PROGRAMMA DI RICERCA:</p> <p>GENNAIO 2012 - DICEMBRE 2015</p> |
| <p>CONTENUTO E FINALITÀ PROGRAMMA DI RICERCA:</p> <p>Il programma prevede attività di ricerca e sviluppo nell'ambito della progettazione di circuiti digitali energeticamente efficienti e non sensibili alle variazioni di temperatura e di processo nell'ambito dei seguenti progetti: THERMINATOR, COMPLEX, SEEMPUBS, TOUCHMORE, SMAC, END, CSI, MOTORBRAIN, ERG, E2SG, IDEAS , SMECY, POLLUX, IOE, DEMANES, VETESS, SCORE. Verranno affrontati temi quali lo sviluppo di metodologie di progettazione, strumenti software, modelli, piattaforme multiprocessore e reti di sensori per mitigare/annullare gli effetti delle variazioni di temperatura e di processo sulle prestazioni di circuiti elettronici digitali. I risultati delle attività verranno diffusi alla comunità scientifica attraverso opportuni canali di comunicazione quali pubblicazioni di articoli scientifici, conferenze e riviste internazionali, corsi universitari specialistici, manifestazioni scientifiche e siti web appositamente creati.</p> <p>The research program foresees the execution of research and development activities in the field of design of energy efficient digital circuit and not sensitive circuit to temperature and process variation in the research field of the following projects: THERMINATOR, COMPLEX, SEEMPUBS, TOUCHMORE, SMAC , END, CSI, MOTORBRAIN, ERG, E2SG, IDEAS, SMECY, POLLUX, IOE, DEMANES, VETESS, SCORE. The program will cope with subjects concerning the development of design methodology, software tools, models, multiprocessors platforms, and sensors networks that can mitigate/nullify the effects of temperature and process variation on digital electronics circuits. The activities will be disseminated and made available to the scientific community through appropriate channel of communications, publication of scientific papers for conferences or international journals, academic courses, research events and meetings, purposely made website.</p> |
| <p>PRESTAZIONI RICHIESTE ALL'ASSEGNISTA DI RICERCA</p> <p>L'assegnista di ricerca dovrà contribuire allo sviluppo di soluzioni CAD per la progettazione di circuiti digitali a basso consumo ed insensibili alle variazioni di temperatura.</p> |